**Dispositivos VLSI**

**VLSI:**

VLSI es la [sigla](https://es.wikipedia.org/wiki/Sigla) en [inglés](https://es.wikipedia.org/wiki/Idioma_ingl%C3%A9s) de Very Large Scale Integration, integración a escala muy grande.

La integración en escala muy grande de sistemas de circuitos basados en [transistores](https://es.wikipedia.org/wiki/Transistor) en [circuitos integrados](https://es.wikipedia.org/wiki/Circuito_integrado) comenzó en los años [1980](https://es.wikipedia.org/wiki/1980), como parte de las tecnologías de [semiconductores](https://es.wikipedia.org/wiki/Semiconductor) y [comunicación](https://es.wikipedia.org/wiki/Comunicaci%C3%B3n) que se estaban desarrollando.

Los primeros chips semiconductores contenían sólo un transistor cada uno. A medida que la tecnología de fabricación fue avanzando, se agregaron más y más transistores, y en consecuencia más y más funciones fueron integradas en un mismo chip. El [microprocesador](https://es.wikipedia.org/wiki/Microprocesador) es un dispositivo VLSI.

La primera generación de computadoras dependía de [válvulas de vacío](https://es.wikipedia.org/wiki/V%C3%A1lvula_de_vac%C3%ADo). Luego vinieron los semiconductores discretos, seguidos de circuitos integrados. Los primeros CIs contenían un pequeño número de dispositivos,como [diodos](https://es.wikipedia.org/wiki/Diodo), [transistores](https://es.wikipedia.org/wiki/Transistor), [resistencias](https://es.wikipedia.org/wiki/Resistencia_(componente)) y [condensadores](https://es.wikipedia.org/wiki/Condensador_el%C3%A9ctrico) (aunque no [inductores](https://es.wikipedia.org/wiki/Inductor)), haciendo posible la fabricación de [compuertas lógicas](https://es.wikipedia.org/wiki/Compuerta_l%C3%B3gica) en un solo chip.

La cuarta generación ([LSI](https://es.wikipedia.org/w/index.php?title=LSI&action=edit&redlink=1)) consistía de sistemas con al menos mil compuertas lógicas. El sucesor natural del LSI fue VLSI (varias decenas de miles de compuertas en un solo chip). Hoy en día, los [microprocesadores](https://es.wikipedia.org/wiki/Microprocesador) tienen varios millones de compuertas en el mismo chip.

Hacia principios de 2006 se comercializaban microprocesadores con tecnología de hasta 65 nm, en 2010 se comercializan chipsets con tecnología de 32 nm.

**CPLD:**

Un CPLD (del [acrónimo](https://es.wikipedia.org/wiki/Acr%C3%B3nimo) [inglés](https://es.wikipedia.org/wiki/Idioma_ingl%C3%A9s) Complex Programmable Logic Device) es un [dispositivo electrónico](https://es.wikipedia.org/wiki/Dispositivo_electr%C3%B3nico).

Los CPLD extienden el concepto de un [PLD](https://es.wikipedia.org/wiki/PLD) (del acrónimo inglés Programmable Logic Device) a un mayor nivel de integración ya que permite implementar sistemas más eficaces, ya que utilizan menor espacio, mejoran la fiabilidad del diseño, y reducen costos. Un CPLD se forma con múltiples bloques lógicos, cada uno similar a un [PLD](https://es.wikipedia.org/wiki/PLD). Los bloques lógicos se comunican entre sí utilizando una matriz programable de interconexiones, lo cual hace más eficiente el uso del silicio, conduciendo a una mejor eficiencia a menor costo. A continuación se explican brevemente las principales características de la arquitectura de un CPLD.

La matriz de interconexiones programables (PIM) permite unir los pines de entrada/salida a las entradas del bloque lógico, o las salidas del bloque lógico a las entradas de otro bloque lógico o inclusive a las entradas del mismo. La mayoría de los CPLDs usan una de dos configuraciones para esta matriz: interconexión mediante bloques o interconexión mediante [multiplexores](https://es.wikipedia.org/wiki/Multiplexor).

El primero se basa en una [matriz](https://es.wikipedia.org/wiki/Vector_(inform%C3%A1tica)) de filas y columnas con una celda programable de conexión en cada intersección. Al igual que en las [GAL](https://es.wikipedia.org/wiki/GAL_(dispositivo))esta celda puede ser activada para conectar/desconectar la correspondiente fila y columna. Esta configuración permite una total interconexión entre las entradas y salidas del dispositivo o bloques lógicos. Sin embargo, estas ventajas provocan que disminuya el rendimiento del dispositivo, además de aumentar el consumo de energía y el tamaño del componente.

En la interconexión mediante multiplexores, existe un multiplexor por cada entrada al bloque lógico. Las vías de interconexión programables son conectadas a las entradas de un número de multiplexores por cada bloque lógico. Las líneas de selección de estos multiplexores son programadas para permitir que sea seleccionada únicamente una vía de la matriz de interconexión por cada multiplexor la cual se propagara a hacia el bloque lógico. Cabe mencionar que no todas las vías son conectadas a las entradas de cada multiplexor. La rutabilidad se incrementa usando multiplexores de mayor tamaño, permitiendo que cualquier combinación de señales de la matriz de interconexión pueda ser enlazada hacia cualquier bloque lógico. Sin embargo, el uso de grandes multiplexores incrementa el tamaño de dispositivo y reduce su eficiencia.

Un bloque lógico es similar a un [PLD](https://es.wikipedia.org/wiki/PLD), cada uno pose un bloque de compuertas AND y OR en forma de suma de productos, una configuración para la distribución de estas sumas de productos, y macroceldas. El tamaño del bloque lógico es una medida de la capacidad del CPLD, ya que de esto depende el tamaño de la función booleana que pueda ser implementada dentro del bloque. Los bloques lógicos usualmente tienen de 4 a 20 macroceldas.

**FPGA:**

Una FPGA (del inglés Field Programmable [Gate Array](https://es.wikipedia.org/wiki/Gate_array)) es un dispositivo [semiconductor](https://es.wikipedia.org/wiki/Semiconductor) que contiene bloques de lógica cuya interconexión y funcionalidad puede ser configurada ['in situ'](https://es.wikipedia.org/wiki/In_situ) mediante un lenguaje de descripción especializado. La lógica programable puede reproducir desde funciones tan sencillas como las llevadas a cabo por una [puerta lógica](https://es.wikipedia.org/wiki/Puerta_l%C3%B3gica) o un [sistema combinacional](https://es.wikipedia.org/wiki/Sistema_combinacional) hasta complejos [sistemas en un chip](https://es.wikipedia.org/wiki/System_on_a_chip).

Las FPGAs se utilizan en aplicaciones similares a los [ASICs](https://es.wikipedia.org/wiki/ASIC) sin embargo son más lentas, tienen un mayor consumo de [potencia](https://es.wikipedia.org/wiki/Potencia_el%C3%A9ctrica) y no pueden abarcar sistemas tan complejos como ellos. A pesar de esto, las FPGAs tienen las ventajas de ser reprogramables (lo que añade una enorme flexibilidad al flujo de diseño), sus costes de desarrollo y adquisición son mucho menores para pequeñas cantidades de dispositivos y el tiempo de desarrollo es también menor.

Ciertos fabricantes cuentan con FPGAs que sólo se pueden programar una vez, por lo que sus ventajas e inconvenientes se encuentran a medio camino entre los ASICs y las FPGAs reprogramables.

Históricamente las FPGA surgen como una evolución de los conceptos desarrollados en las [PAL](https://es.wikipedia.org/wiki/Programmable_Array_Logic) y los [CPLD](https://es.wikipedia.org/wiki/CPLD).

Las FPGAs se utilizan en aplicaciones similares a los ASICs pero tienen una serie de inconvenientes así como de ventajas respecto a estos últimos:

**Inconvenientes:**

* Son más lentas.
* Consumen mayor potencia.
* No pueden realizar sistemas excesivamente complejos.

**Ventajas:**

* Son reprogramables.
* Los costes de desarrollo y adquisición son mucho menores.
* El tiempo de diseño y manufacturación es menor.

**Memorias EPROM:**

EPROM son las siglas de Erasable Programmable Read-Only Memory ([ROM](https://es.wikipedia.org/wiki/ROM) programable borrable). Es un tipo de [chip](https://es.wikipedia.org/wiki/Chip) de [memoria ROM](https://es.wikipedia.org/wiki/Memoria_ROM) [no volátil](https://es.wikipedia.org/wiki/Memoria_no_vol%C3%A1til) inventado por el ingeniero [Dov Frohman](https://es.wikipedia.org/wiki/Dov_Frohman) de [Intel](https://es.wikipedia.org/wiki/Intel)[1](https://es.wikipedia.org/wiki/Memoria_EPROM#cite_note-1) . Está formada por [celdas](https://es.wikipedia.org/wiki/Celda_de_memoria) de [FAMOS](https://es.wikipedia.org/wiki/Memoria_reprogramable) (Floating Gate Avalanche-Injection Metal-Oxide Semiconductor) o "transistores de puerta flotante", cada uno de los cuales viene de fábrica sin carga, por lo que son leídos como 1 (por eso, una EPROM sin grabar se lee como FF en todas sus celdas).

Las memorias EPROM se programan mediante un dispositivo electrónico, como el [Cromemco Bytesaver](https://es.wikipedia.org/wiki/Cromemco_Bytesaver), que proporciona [voltajes](https://es.wikipedia.org/wiki/Voltaje) superiores a los normalmente utilizados en los circuitos electrónicos. Las celdas que reciben carga se leen entonces como un 0.

Una vez programada, una EPROM se puede borrar solamente mediante exposición a una fuerte luz [ultravioleta](https://es.wikipedia.org/wiki/Ultravioleta). Esto es debido a que los[fotones](https://es.wikipedia.org/wiki/Fot%C3%B3n) de la luz excitan a los [electrones](https://es.wikipedia.org/wiki/Electr%C3%B3n) de las celdas provocando que se descarguen. Las EPROM se reconocen fácilmente por una ventana transparente en la parte alta del encapsulado, a través de la cual se puede ver el chip de [silicio](https://es.wikipedia.org/wiki/Silicio) y que admite la luz ultravioleta durante el borrado.

Como el [cuarzo](https://es.wikipedia.org/wiki/Cuarzo) de la ventana es caro de fabricar, se introdujeron los chips [OTP](https://es.wikipedia.org/wiki/Memoria_PROM) (One-Time Programmable, programables una sola vez). La única diferencia con la EPROM es la ausencia de la ventana de cuarzo, por lo que no puede ser borrada. Las versiones OTP se fabrican para sustituir tanto a las EPROM normales como a las EPROM incluidas en algunos [microcontroladores](https://es.wikipedia.org/wiki/Microcontrolador). Estas últimas fueron siendo sustituidas progresivamente por [EEPROMs](https://es.wikipedia.org/wiki/EEPROM) (para fabricación de pequeñas cantidades donde el coste no es lo importante) y por [memoria flash](https://es.wikipedia.org/wiki/Memoria_flash) (en las de mayor utilización).

Una memoria EPROM puede ser borrada con una lámpara de luz UV, del tipo UV-C, que emita radiación en torno a los 2537 Å (Angstrom) o 254nm, a una distancia de unos 2,5 cm de la memoria. La radiación alcanza las células de la memoria a través de una ventanilla de cuarzo transparente situada en la parte superior de la misma.

Para borrar una EPROM se necesita que la cantidad de radiación recibida por la misma se encuentre en torno a los 15 W/cm^2 durante un segundo. El tiempo de borrado real suele ser de unos 20 minutos debido a que las lámparas utilizadas suelen tener potencias en torno a los 12 mW/cm² (12 mW x 20 x 60 s = 14.4 W de potencia suministrada). Este tiempo también depende del fabricante de la memoria que se desee borrar. En este tiempo todos sus bits se ponen a 1.

Es importante evitar la sobreexposición del tiempo de radiación a las EPROM; es decir, la potencia luminosa suministrada a la memoria, pues se produce un envejecimiento prematuro de las mismas.

Debido a que la radiación solar e incluso la luz artificial proveniente de tubos fluorescentes borra la memoria lentamente (de una semana a varios meses), es necesario tapar dicha ventanilla con una etiqueta opaca que lo evite, una vez que son grabadas.

Se debe aclarar que una EPROM no puede ser borrada parcial o selectivamente; de ahí que por muy pequeña que fuese la eventual modificación a realizar en su contenido, inevitablemente se deberá borrar y reprogramar en su totalidad.